

# ПРОЕКТИРАНЕ НА ДИСКРЕТНА СТЕРЕО ТВИС С FPGA ЗА ОПРЕДЕЛЯНЕ ПАРАМЕТРИТЕ НА ДИНАМИЧНИ ОБЕКТИ В РЕАЛНО ВРЕМЕ

Росен Спиров <sup>1)</sup>, Нели Грънчарова <sup>2)</sup> Георги Ангелов <sup>3)</sup>

<sup>1)</sup> ТУ-Варна, 9010, Варна, ул. Студентска 1, e-mail: rspirov@tu-varna.bg

<sup>2)</sup> ТУ-Варна, 9010, Варна, ул. Студентска 1, e-mail: nelly2000@abv.bg

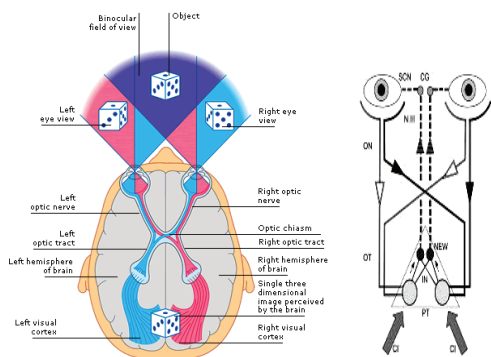
<sup>3)</sup> ТУ-Варна, 9010, Варна, ул. Студентска 1, e-mail: valeddy@abv.bg

**Резюме:** Статията представя проект на стерео ТВ система за следене на динамични обекти с точно позициониране и работа в реално време на основа FPGA. Статията акцентува върху особеностите на зрителната система на човека и възможностите за изграждане на стерео система с, обработка, разпознаване и следене на динамични обекти..

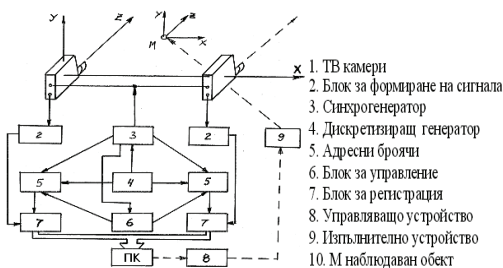
**Ключови думи:** FPGA, EVS, Обработка на изображения, Роботи, Стереозрение, Телевизия

## 1. Въведение

Зрителната система на човека е от определящо значение при получаването на информация от околната среда, нейното интерпретиране е важно при формирането на знания и адекватно поведение, навигация, с адаптивност към изменението и реакции, моделирани с изкуствен интелект (фиг. 1) [1].



Фиг. 1 Зрителна система и адаптация на очите



Фиг. 2 ТВИС с автоматично позициониране

Тя осъществява измерването на параметрите на относителното движение на обектите спрямо ТВ системата. Получените изображения от двата датчика се различават по разположението на обектите върху техните растери, обусловени от различните точки на наблюдение.

## 2. Определяне пределните граници на отдалеченост и скоростта на динамичния обект

Пространствения обзор зависи от ъгъла на наблюдение на ОЕП и относителната отдалеченост, която се определя с израза [2]:

$$W_0 = 2L - tg \alpha \quad (1)$$

Където  $W_0$  е линейния размер на обекта по хоризонтала в равнината на картинната;  $L$  е разстоянието до обекта;  $\alpha$  – ъгъл на наблюдение на обекта. Ъгълът на наблюдение се характеризира с величината:

$$tg \alpha = \frac{W_m^0}{2f} \quad (2)$$

Където  $W_m^0$  е размера на оптичката проекция на наблюдавания обект върху CCD. От (1) и (2), следва:

$$L = \frac{W_0 f}{W_m^0} \quad (3)$$

За определяне на пределните възможности на измерване на минималното и максималното разстояние може да се запише следното отношение:

$$\frac{W_m^0}{W_m} = \frac{W_p^0}{W_p} \quad (4)$$

Където  $W_m$  е размера на работната повърхност

на CCD, която определя неговата форма;  $W_p^0$  е размера на пиксела, намиращ се в изображението на наблюдавания обект;  $W_p$  е размера на пиксела в кадровото изображение. Използвайки (4) замествайки стойността за  $W_m^0$  в (3) и се получава:

$$L = \frac{W_0 f W_p}{W_m W_p^0} \quad (5)$$

От (5) се вижда, че минималното възможно разстояние до обекта ще бъде  $W_p^0 = W_p$ , когато  $\frac{W_p}{W_p^0} = 1$ , а минималното е при  $W_p^0 = 1$ . Тогава минималното и максимално възможни разстояния може да се определят:

$$L_{\min} = \frac{W_0 f}{W_m} = L_{\max} = \frac{W_0 f W_p}{W_m} \quad (6)$$

Минималната стойност на скоростта на обекта не е ограничена. Максималната стойност, обаче ще се определя със зависимост от вида:

$$v_{\max} = \frac{W_k}{T_c} \quad (7)$$

където  $W_k = \frac{W_m L}{f}$  е ширината на равнината на кадъра; а  $T_c$  е времето между две последователни кадрови изображения.

### 3. Отделяне на динамичните области чрез метода с между кадрови разлики.

Поради особеностите на динамичните области в изображенията [3], за откриване на динамични области математичният запис е:

$$D(t) = A(t) - A(t-1) \quad (8)$$

Динамичното разделяне на областите се получава в резултат на аналоговата обработка на сигнала при ОЕП. Необходимо е използваната кадрова памет да е еднаква по структура и числови елементи с тази на фотоприемника на CCD, използван в качеството на ФЕП.

Видеоанализатора разделя информацията за обектите и фона, като се определят параметрите на движението. Реално, записа на аналоговия сигнал се съпровожда с изкривявания и прочитането на сигнала от неговото изкривено копие предизвиква появата на ненулев разликков сигнал,

което е грешката при четене [4].

Тези образи с разликкови сигнали може да се представят така:

$$D(t) = D_{ДВ}(t) + N_{ОТЧ} \quad (9)$$

Където  $D_{ДВ}(t)$  е сигнала характеризиращ движението на обекта;  $N_{ОТЧ}$  е грешката на отчитане. Следователно, времето на експозицията с CCD се получава:

$$D_{ДВ}(t) = [A(t) - A(t-1)] + N_{ОТЧ} = [U_1(t) + N_1] - [U_2(t) + N_2] + N_{ОТЧ} \quad (10)$$

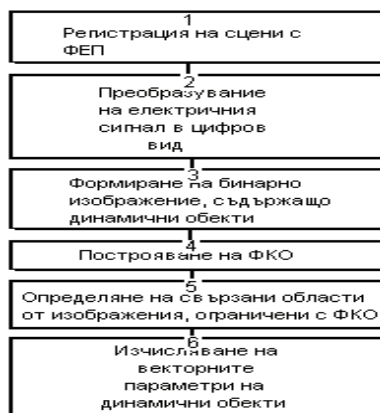
Натрупаната грешка отчита технологичната особеност на CCD, затова в извеждения резултат с изваждане се получава само частичната й минимизация. Така, вместо разликата  $(U_1(t) - U_2(t))$  и  $U_{ОТЧ}(t)$ ,  $(N_1 - N_2)$  на  $N_{\epsilon}$ , се получава:

$$X_{ДВ}(t) = U_{ОТЧ}(t) + N_{ОТЧ} + N_{\epsilon} \quad (11)$$

Основния източник на изкривяване на сигнала в запомнящата матрица се явява електричното входно устройство.

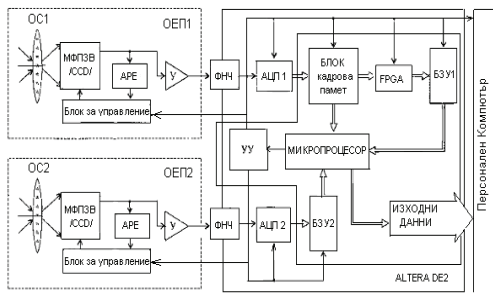
## 2. Алгоритъм на работа и архитектура на ТВИС

Алгоритъмът за определяне на параметрите на динамичните обекти в поредици стереоизображения включва:



Фиг.2 Алгоритъм на работа.

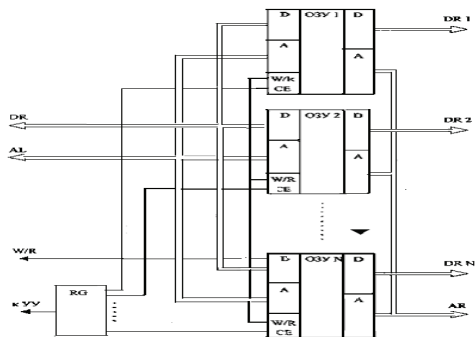
На база горепосочения алгоритъм е предложена структурна схема на системата за определяне параметрите на динамичните обекти, която изглежда така (Фиг.3):



Фиг.3. Структура на системата за определяне параметрите на динамичните обекти.

От изходите на ОЕП видеосигналите се преобразуват в цифров вид, като през нискочестотен филтър (НЧФ) те постъпват на входовете на АЦП. Разрядността на АЦП се избира равна на 8, което гарантира точната работата на системата в целия диапазон. От изхода на АЦП 2 цифровия сигнал се записва в буферно запамятаващо устройство (БЗУ2), а от изхода на АЦП1 цифровия сигнал се подава и записва в блока на кадровата памет. Този блок запомня N кадри от поредицата изображения на работната сцена. За постигането на висока скорост на обработка на данните е необходимо да се направят паралелни изчисления.

Структурната организация на блока кадровата памет има вида от фиг.4.



Фиг.4. Структура на блока на кадровата памет

Блока на кадровата памет представлява обособен стек с размер  $N$  и тип на организация FIFO, като броя клетки в стека е равен на размера на кадъра.

Чрез порта  $R$  се осъществява четене на данни за формиране на бинарно изображение, което съдържа динамичните области в изображението  $S(k)$  чрез FPGA.

Използването на двупортова ОЗУ позволява четене на информацията едновременно с нейния запис, без да е необходимо изчакване на пълното запълване на ОЗУ. Това съществено съкращава времето за обработка. УУ формира  $AL$  и  $AR$ , различаващи се само с единица в младшия разряд, което на практика също опростява схемата за формиране на адреси. Така изхода на блока на кадровата памет се представя с  $N-1$  – мерен вектор с допустимите стойности на пиксела от изображението на фона:

$$X_{\min} = [x_{\min}^1, x_{\min}^2, \dots, x_{\min}^{N-1}] \quad (12)$$

които се формират на базата на  $N-1$  последните стойности  $\{x_{\min}^k, k = 0, 1, \dots\}$  и текуща стойност на пиксела в изображението  $x_{\min}^k$ . На всеки компонент от вектора  $X_{\min}$  съответстват байтовете данни  $DR1-DR N-1$ , а на текущата стойност на пиксела съответства байт данни  $DR N$  от работното ОЗУ.

За проверка на:

$$\min |X_{\min} - x_{\min}^k| > \sigma^{\text{доп}} \quad (13)$$

в израза (12), най често се осъществява с използването на FPGA. В този случай за всеки компонент на получения вектор с разлики  $X_{\min} - x_{\min}^k$  е необходимо да се направи проверка на условието  $X > C$ , където  $X$  и  $C$  са осем разредни двоични числа  $x7...x0$  и  $c7...c0$ , като  $x0$  и  $c0$  младшите разреди. От изхода се сема сигнала  $Q=1$  при  $X > C$  или  $Q=0$  при  $X \leq C$ .

Изходните данни се кодират със средствата на булевата алгебра. Условието  $X > C$  за три разреда може да се зададе по следния начин:

$$Q = x_2 \bar{c}_2 + x_1 \bar{c}_1 (\overline{x_2 \oplus c_2}) + x_0 \bar{c}_0 (\overline{x_2 \oplus c_2}) (\overline{x_1 \oplus c_1}) \quad (14)$$

Тук  $X > C$ , ако е изпълнено едно от трите условия:

- $x_2 \bar{c}_2 = 1$ , т.е. старшият разред на числото  $X$  е равен на 1, а старшият разред на числото  $C$  е равен на нула.
- $x_1 \bar{c}_1 (\overline{x_2 \oplus c_2}) = 1$ , т.е. старшите разреди са равни – тяхната сума по модул 2 с инверсия е равна на единица, при това  $x_1 = 1, c_1 = 0$ .
- $x_0 \bar{c}_0 (\overline{x_2 \oplus c_2}) (\overline{x_1 \oplus c_1}) = 1$ , т.е. два старши разреди с кодове  $X$  и  $C$  съвпадат,  $x_0 = 1, c_0 = 0$ .

Условието (13) се разпрострира върху

произволен брой разреди  $n$ :

$$Q = x_{n-1} \bar{c}_{n-1} + x_{n-2} \bar{c}_{n-2} (x_{n-1} \oplus c_{n-1}) + x_{n-3} c_{n-3} (x_{n-1} \oplus c_{n-1}) (x_{n-2} \oplus c_{n-2}) + \dots + x_0 c_0 (x_{n-1} \oplus c_{n-1}) (x_{n-2} \oplus c_{n-2}) \dots (x_1 \oplus c_1) \quad (14)$$

От формула (14) следва, че при  $c_i = 1$  ( $i=0, 1, 2, \dots, n-1$ ), съответното булево произведение, в което като умножител влиза  $c_i$ , става нула. По такъв начин, при зададено  $C$  от дясната страна на формула (14) се премахват всички произведения, съответстващи на единичните разреди с двоично представяне  $c7 \dots c0$ . В частност при  $C=1$  от дясната част на формула (14) се премахват всички произведения и променливата  $Q$  става твърдествено равна на нула (условието  $X > C$  в дадения случай е неизпълнимо, понеже  $C$  е максимално представимо число). И обратно, при  $C=0$  формула (14) след опростяване ще има вида:

$$Q = x_{n-1} + x_{n-2} + x_{n-3} + \dots + x_0 \quad (15)$$

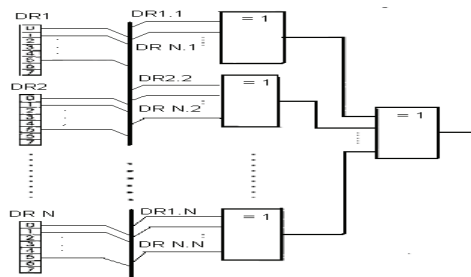
От формулата (3.6) следва, че  $Q=0$  само при  $x_{n-1} = x_{n-2} = x_{n-3} = \dots = x_0 = 0$ , а в останалите случаи  $Q=1$ , т.е.  $X > C=0$ . По такъв начин броят на логическите произведения при кодирането на FPGA е равен на броя на нулите в двоичното число  $C = \delta^{доп}$ .

За паралелната обработка на данни в FPGA трябва да бъдат реализирани  $N-1$  структури, описани с израза (14), изходите на които са съединени с входовете с ЛЕ «И» (AND). С проверка на условието  $\min |X_{\min}^k - x_{\min}^k| > \sigma^{доп}$  задачата се опростява до откриване на съвпадения на стойностите на компонентите на векторите  $X_{mn}$  с еталоните кодове  $X_{mn}^k$  с отчитане на допустимите стойности на дисперсията  $\delta^{доп}$ . За сравнение подлежат шесте старши разреди от байта данни DR. Такава организация се представя по следния начин:

$$Q = (DR1_5 \oplus DR2_5 \oplus \dots \oplus DRN_5) \oplus (DR1_4 \oplus DR2_4 \oplus \dots \oplus DRN_4) \oplus \dots \oplus (DR1_0 \oplus DR2_0 \oplus \dots \oplus DRN_0) \quad (16)$$

Функционалната организация на опростената структура ще изглежда така:

FPGA обработва данните, постъпващи от изхода на блока кадрова памет и ги записва в буферно запамятаващо устройство1 (БЗУ1), обема на което е 37.5 Кбайта.

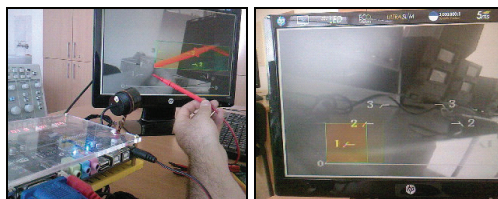


Фиг.5. Опростената структура

Използването на FPGA в схемата за реализация на интерфейса оптимизира режима на обмен на информацията и намалява размерите на устройството [5]. Времето за работа на устройството  $T_y$  се определя по следния начин:

$$T_y = T_{АЦП} + T_n + T_{FPGA} + T_1 + T_2, \quad (17)$$

където  $T_{АЦП}$  е времето на задръжка на АЦП;  $T_n$  – е времезадръжката при изчакване четенето на данните от блока на кадровата памет,  $T_{FPGA}$  е времето за задръжане при обработката с FPGA;  $T_1$  е времето за създаване на ФКО в БЗУ1 включващо предварителна филтрация, запълване на празнини и сегментация;  $T_2$  е времето за откриване на съответстващите си фрагменти от стереоизображенията, определяне параметрите на динамичните обекти и тяхното проследяване [6].



Фиг.6. ФКО в зрително поле на ТВИС

Пределното време за работа на устройството при наличие на пет обекта в кадъра съставлява 2.2мс, което позволява обработката на 25 кадъра в секунда.

#### 4. Изводи

С използване на стерео метод е получена по-голяма информативност за изображението в дълбочина на кадъра.

На основата на гореизложения алгоритъм е проектирана цифрова ТВ стерео система за определяне параметрите на динамичните обекти.

Чрез FPGA архитектурата CycloneII на

ALTERA Co. и периферията на борда за експериментални изследвания и развойна дейност DE2 на компанията Terasic Co. е разработена паралелна изчислителна структура и робот, работещи в реално време за цифрова обработка на изображения и навигация.

Проведените експериментални изследвания на ТВИС подчертават високата работоспособност и надеждност на използваните математични модели и алгоритми в процесите на откриване, проследяване динамиката на обектите и определяне параметрите на техните движения.

## 5. Литература

[1] **D. Kornack and P. Rakic**, “Cell Proliferation without Neurogenesis in Adult Primate Neocortex,” *Science*, vol. 294, Dec. 2001/ 1065467.

[2] **Казанцев Г.Д., Курячий М.** Измерително-телевизионно-М:Высшая Школа, 1994

[3] **Alexander S.T.**, *Adaptive Signal Processings Theory and Applications*. - N.Y.: Springer-Verlag, 2006.

[4] **Biao L., Zhen Kang S., JiCheng L.** “Automatic Target Detection and Tracking System

Using Infrared Imagery”// *Proc. of SPIE. Automatic Target Recognition VII*. Jun 2007

[5] **Спиров Р., Грънчарова Н., Ангелов Г.**, “Адаптивна Стерео ТВ Система с FPGA”, XXIV Национален научен симпозиум с международно участие ”Метрология и Метрологично Осигуряване 2014г”, гр.Созопол, България.

[6] **Герганова-Савова С., Спиров Р.**, “Интегрирована Стерео ТВИС для Цифровой Обработки изображений, Обнаружения и Слежения Динамических Объектов”, Севастополь, 13-14 мая 2015, УДК 004.383.3: 681.51.

## Данни за авторите:

**Росен Петров Спиров**, д-р, инж. пр.н.5.2, р-л ОУЛ по „Електроника”, ТУ-Варна; н.и. ЦОИ, ТВ, FPGA, EVS, кибернетика.

**Нели Станиславова Грънчарова**, инж. Комуникационна Техника, ФЕ, кат. КТТ ТУ-Варна, н.и комуникации, ТВ, ЦОИ, бионика.

**Георги Ангелов Ангелов**, студент 2 курс Електронна Техника, катедра ЕТМ. ФЕ, ТУ-Варна, н.и. аудиосистеми, сензори, роботика.

# PROJECT OF DISCRETE STEREO TV SYSTEM ON FPGA FOR DETERMINING THE PARAMETERS DYNAMIC OBJECTS IN REAL TIME

*Spirov Rosen <sup>1)</sup>, Grancharova Neli <sup>2)</sup> Angelov Georgi <sup>3)</sup>*

<sup>1)</sup> TU-Varna, 9010, Studentska str1, e-mail, [rspirov@tu-varna.bg](mailto:rspirov@tu-varna.bg)

<sup>2)</sup> TU-Varna, 9010, Studentska str1, e-mail [nelly2000@abv.bg](mailto:nelly2000@abv.bg)

<sup>3)</sup> TU-Varna, 9010, Studentska str1, e-mail [valeddy00@abv.bg](mailto:valeddy00@abv.bg)

*Abstract:* - The article presents the design of stereo TV measuring system for tracking of dynamic objects with accurate positioning and real-time based on FPGA. The article emphasized the characteristics of the visual system of man and the possibility of building a stereo system, processing, identification and tracking of dynamic objects.

*Key-Words:* - FPGA, EVS, Image Processing, Stereovision, TV, Robots

## References

[1] **D. Kornack, Rakic P.**, “Cell Proliferation without Neurogenesis in Adult Primate Neocortex,” *Science*, vol. 294, Dec. 2001/ 1065467.

[2] **Kazancev G.D., Kurjachij M.** *Izmeritelnoe televizionno* -M: Visshaja Shkola, 1994

[3] **Alexander S.T.**, *Adaptive Signal Processings Theory and Applications*. - N.Y.: Springer-Verlag, 2006.

[4] **Biao L., Zhen Kang S., JiCheng L.** “Automatic Target Detection and Tracking System Using Infrared Imagery”// *Proc. of SPIE. Automatic Target Recognition VII*. Jun 2007

[5] **Spirov R., Grancharova N., Angelov G.** “Adaptivna stereo TV sistema s FPGA”, XXIV Nationalen nauchen simpozium s mezdunarodno uchastie ”Metrologia I Metrologichno Osigurjavane

2014”, Sozopol, Bulgaria.

[6] Gerganova–Savova S., Spirov R.,  
“Integririvanaja Stereo TVIS dlja Cifrovoj Obrabotki

Izobrajenii, Obnaruzivanie I Slezennija Dinamicheskikh  
Obektah”, Sevastopol, 13-14 мая 2015, УДК  
004.383.3: 681.51.

## **ПРОЕКТИРОВАНИЕ ДИСКРЕТНОЙ СТЕРЕО ТВИС С ИСПОЛЬЗОВАНИЕМ FPGA ДЛЯ ОПРЕДЕЛЕНИЯ ПАРАМЕТРОВ ДИНАМИЧЕСКИХ ОБЪЕКТОВ В РЕАЛЬНОМ ВРЕМЕНИ**

*Росен Спиров <sup>1)</sup>, Нели Грънчарова <sup>2)</sup> Георги Ангелов <sup>3)</sup>*

<sup>1)</sup> ТУ-Варна, 9010, Варна, ул. Студентская 1, *e-mail: rspirov@tu-varna.bg*

<sup>2)</sup> ТУ-Варна, 9010, Варна, ул. Студентская 1, *e-mail: nelly2000@abv.bg*

<sup>3)</sup> ТУ-Варна, 9010, Варна, ул. Студентская 1, *e-mail: valeddy@abv.bg*

*Резюме:* В докладе представлен проект стерео ТВ системы для слежения динамических объектов точного позиционирования и работы в реальном времени на основе FPGA. Доклад акцентирует на особенности зрительной системы человека и на возможности создания стерео системы обработки, распознавания и слежения динамических объектов.

*Ключевые слова:* FPGA, EVS, обработка изображений, роботы, стереозрение, телевидение